

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

071513111  
C7014502  
u/s/  
sw  
atly book 30.04302

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1999年 2月26日

出願番号  
Application Number:

平成11年特許願第052000号

出願人  
Applicant(s):

キヤノン株式会社



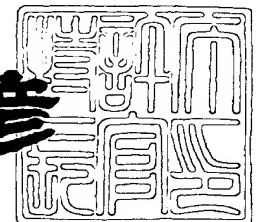
RECEIVED  
JUL - 3 2000  
TC 2800 MAIL ROOM

RECEIVED  
JUL - 1 2000  
TC 2600 MAIL ROOM

2000年 3月17日

特許庁長官  
Commissioner,  
Patent Office

近藤隆彦



出証番号 出証特2000-3017385

【書類名】 特許願

【整理番号】 3927151

【提出日】 平成11年 2月26日

【あて先】 特許庁長官 伊佐山 建志 殿

【国際特許分類】 H01J 1/30  
H01J 9/02  
H01J 31/12

【発明の名称】 電子放出素子および電子源および画像形成装置

【請求項の数】 7

【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社 内  
【氏名】 山本 敬介

【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社 内  
【氏名】 浜元 康弘

【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社 内  
【氏名】 田村 美樹

【特許出願人】  
【識別番号】 000001007  
【氏名又は名称】 キヤノン株式会社  
【代表者】 御手洗 富士夫

【代理人】  
【識別番号】 100085006  
【弁理士】  
【氏名又は名称】 世良 和信

【電話番号】 03-5643-1611

【選任した代理人】

【識別番号】 100106622

【弁理士】

【氏名又は名称】 和久田 純一

【電話番号】 03-5643-1611

【手数料の表示】

【予納台帳番号】 066073

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703880

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子および電子源および画像形成装置

【特許請求の範囲】

【請求項 1】

一対の電極間に設けられる電子放出部と、  
該電子放出部を含む部分に位置する、炭素を有する膜と、  
前記炭素を有する膜の中に不純物として含まれる硫黄と、を備えた電子放出素子において、

前記炭素を有する膜内の、炭素成分に対する硫黄の成分が 5 m o 1 % 以下であることを特徴とする電子放出素子。

【請求項 2】

基体上に配された前記一対の電極間に、間隙を有するように、各電極にそれぞれ電氣的に接続された導電性膜を備えると共に、

前記間隙内の基体上および前記導電性膜上に、前記炭素を有する膜を設けて、前記間隙付近を電子放出部として機能させることを特徴とする請求項 1 に記載の電子放出素子。

【請求項 3】

前記炭素成分に対する硫黄の成分の値は、

前記間隙部を中心として 3 0  $\mu$  m 口の平均的情報を分析対象として、

X 線光電子分光法によって、炭素の電子軌道 1 S における電子のスペクトルのピークと、硫黄の電子軌道 2 p における電子のスペクトルのピークを測定することによって得られた値から算出されることを特徴とする請求項 1 または 2 に記載の電子放出素子。

【請求項 4】

請求項 1, 2 または 3 に記載の電子放出素子を複数個配置して、入力信号に応じて電子放出素子から電子を放出させることを特徴とする電子源。

【請求項 5】

互いに絶縁された、m 本の X 方向配線と n 本の Y 方向配線とに、各電子放出素

子に設けられた一对の電極を電氣的にそれぞれ接続して、各電子放出素子を X Y 行列に配置することを特徴とする請求項 4 に記載の電子源。

【請求項 6】

X 方向に配列された電子放出素子の行を、入力信号に応じて走査するための走査手段と、 Y 方向に配列された電子放出素子の列を、入力信号に応じて変調するための変調手段と、を備えたことを特徴とする請求項 5 に記載の電子源。

【請求項 7】

請求項 4, 5 または 6 に記載された電子源によって放出された電子が衝突されることで発光する発光体を備えたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子源およびその応用である表示装置等の画像形成装置に係り、特に、新規な構成の表面伝導型電子放出素子、それを用いた電子源および、その応用である表示装置等の画像形成装置に関するものである。

【0002】

【従来の技術】

従来、電子放出素子として熱電子源と冷陰極電子源の 2 種類が知られている。

【0003】

そして、冷陰極電子源には電界放出型（以下 F E 型と略す）、金属／絶縁層／金属型（以下 M I M 型と略す）や表面伝導型電子放出素子等がある。

【0004】

F E 型の例としては W. P. Dyke & W. W. Dolan, " Field emission", Advance in Electron Physics, 8, 89 (1956) あるいは C. A. Spindt, " Physical Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等が知られている。

【0005】

MIM型の例としてはC. A. Mead, "Operation of Tunnel-Emission Devices", J. Apply. Phys. 32, 646 (1961) 等が知られている。

【0006】

表面伝導型電子放出素子の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) 等がある。

【0007】

表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に並行に電流を流すことにより、電子放出が生ずる現象を利用するものである。

【0008】

この表面伝導型電子放出素子としては、前記エリンソン等による $\text{SnO}_2$ 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer, Thin Solid Films, 9, 317 (1972)],  $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonsted, IEEE Trans. ED Conf., 519 (1975)], カーボン薄膜によるもの[荒木久他：真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0009】

これらの表面伝導型電子放出素子の典型的な素子構成として前述のM. ハートウェルの素子構成を図21に示す。

【0010】

同図において1は絶縁性基板であり、4は導電性薄膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述のフォーミングと呼ばれる通電処理により電子放出部5が形成される。

【0011】

尚、図中の素子電極間隔Lは、0.5~1mm、Wは、0.1mmで設定されている。

【 0 0 1 2 】

従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜 4 を予めフォーミングと呼ばれる通電処理によって電子放出部 5 を形成するのが一般的であった。

【 0 0 1 3 】

即ち、フォーミングとは前記導電性薄膜 4 両端に直流電圧あるいは非常にゆっくりとした昇電圧例えば 1 V / 分程度を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電氣的に高抵抗な状態にした電子放出部 5 を形成することである。

【 0 0 1 4 】

尚、電子放出部 5 は導電性薄膜 4 の一部に亀裂が発生しその亀裂付近から電子放出が行われる。

【 0 0 1 5 】

このようにフォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜 4 に電圧を印加し、素子に電流を流すことにより、上述電子放出部 5 より電子を放出せしめるものである。

【 0 0 1 6 】

また、たとえば特開平 7 - 2 3 5 2 5 5 号公報に開示されているように、フォーミングを終えた素子に対して活性化処理と呼ばれる処理を施す。

【 0 0 1 7 】

ここで、活性化処理工程とは、この工程により、素子電流  $I_f$ 、放出電流  $I_e$  が、著しく変化する工程である。

【 0 0 1 8 】

活性化工程は、有機物質のガスを含有する雰囲気下で、フォーミング処理同様、素子にパルス電圧の印加を繰り返すことで行うことができる。

【 0 0 1 9 】

この処理により、雰囲気中に存在する有機物質から、炭素（以下、単に C と略する場合もある）あるいは炭素化合物を主成分とする膜が素子の電子放出部およびその近傍に堆積し同時に間隙部も形成され、間隙部間に電界放出による素子電流

If, 放出電流  $I_e$  が、著しく変化するようになる。

【0020】

一方、基板材料にともなう、不純物の混入は特開平 10-241550 号公報に開示されているが、この不純物の影響については、導電性膜に不純物が混入した場合が述べられており、その結果導電性膜の抵抗値に変化をもたらすので均一性がおとると開示されている。

【0021】

しかし、電子放出特性に与える影響については、導電性膜に混入される不純物の影響（悪影響）よりも、活性化処理で形成される炭素膜の影響（良い影響）の方が非常に重要であることが判明した。

【0022】

このために、前記公知例では、不純物混入時の電子放出特性の安定性および寿命への影響については述べられていない。

【0023】

一方、活性化工程を経た場合、間隙部を有する炭素もしくは、アモルファスカーボンを成分とする堆積膜が形成される。

【0024】

この炭素及びアモルファスカーボンの役割については、導電性薄膜 4 の一部として機能し、また、電子放出部 5 を構成する物質として電子放出特性、特に、安定性や寿命を支配することが分かっているものの、この炭素膜中に不純物混入時の詳細については明らかではなかった。

【0025】

【発明が解決しようとする課題】

しかしながら、上記のような従来技術の場合には、下記のような問題が生じていた。

【0026】

電子放出素子については、電子放出素子を適用した画像形成装置が明るい表示画像を安定して提供できるよう、安定した電子放出で電子放出特性を長時間保持し続けられる技術が切望されている。



## 【0027】

なお、電子放出特性の一つとして、効率があるが、ここで効率とは、表面伝導型電子放出素子の一对の対抗する素子電極に電圧を印加したとき、流れる電流（以下、素子電流  $I_f$  と呼ぶ）に対する真空中に放出される電流（以下、放出電流  $I_e$  と呼ぶ）との電流比をさす。

## 【0028】

つまり、素子電流はできるだけ小さく、放出電流はできるだけ大きいことが望ましい。

## 【0029】

高効率な電子放出特性を長時間にわたり安定的に制御することができれば、例えば蛍光体を画像形成部材とする画像形成装置においては、低電流で明るい高品位な画像形成装置、例えばフラットテレビが実現できる。

## 【0030】

しかしながら、上述のM. ハートウエルの電子放出素子にあっては、安定な電子放出特性及び電子放出効率について、必ずしも満足のゆくものが得られておらず、これを用いて高輝度で動作安定性に優れた画像形成装置を提供するのは難しいというのが実状である。

## 【0031】

従って、上記のような応用に用いられる表面伝導型電子放出素子は、実用的な印加電圧に対して良好な電子放出特性を有し、長時間にわたってその特性を保持し続けられることが必要である。

## 【0032】

また、画像形成装置を作製する場合には、構成する部材等により、多数の不純物が混入する場合が多い。

## 【0033】

たとえば、構成される基板、電極材、蛍光体、基板と蛍光体を含む基体とを接合するためのフリット材、絶縁層材料、導電性材料等々があげられる。

## 【0034】

また、作製プロセスにおいて現像液、エッチング液などからも混入される可能

性があり、また、特に蛍光体材料には  $ZnS$  が用いられるため、硫黄が混入する可能性が高く、これらの部材は熱サイクル等で拡散し、電子放出特性に悪影響を与えることがある。

【0035】

本発明は上記の従来技術の課題を解決するためになされたもので、その目的とするところは、良好な電子放出特性と高輝度を長時間にわたり実現する表面伝導型電子放出素子とそれを用いた電子源及び画像形成装置を提供することにある。

【0036】

【課題を解決するための手段】

上記目的を達成するために本発明にあっては、一対の電極間に設けられる電子放出部と、該電子放出部を含む部分に位置する、炭素を有する膜と、

前記炭素を有する膜の中に不純物として含まれる硫黄と、を備えた電子放出素子において、

前記炭素を有する膜内の、炭素成分に対する硫黄の成分が  $5 \text{ mol} \%$  以下であることを特徴とする。

【0037】

したがって、安定した電子放出特性を維持できる。

【0038】

また、基体上に配された前記一対の電極間に、間隙を有するように、各電極にそれぞれ電氣的に接続された導電性膜を備えと共に、

前記間隙内の基体上および前記導電性膜上に、前記炭素を有する膜を設けて、前記間隙付近を電子放出部として機能させるとよい。

【0039】

前記炭素成分に対する硫黄の成分の値は、

前記間隙部を中心として  $30 \mu\text{m}$  程度の平均的情報を分析対象として、

X線光電子分光法によって、炭素の電子軌道  $1s$  における電子のスペクトルのピークと、硫黄の電子軌道  $2p$  における電子のスペクトルのピークを測定することによって得られた値から算出されるとよい。

【0040】

また、本発明の電子源にあっては、上記の電子放出素子を複数個配置して、入力信号に応じて電子放出素子から電子を放出させることを特徴とする。

【0041】

互いに絶縁された、m本のX方向配線とn本のY方向配線とに、各電子放出素子に設けられた一对の電極を電氣的にそれぞれ接続して、各電子放出素子をXY行列に配置するとよい。

【0042】

X方向に配列された電子放出素子の行を、入力信号に応じて走査するための走査手段と、Y方向に配列された電子放出素子の列を、入力信号に応じて変調するための変調手段と、を備えたとよい。

【0043】

また、本発明の画像形成装置にあっては、上記の電子源によって放出された電子が衝突されることで発光する発光体を備えたことを特徴とする。

【0044】

【発明の実施の形態】

本発明者等は、詳細な検討の結果、表面伝導型電子放出素子の駆動安定性は、前述の従来技術の中で説明した活性化工程によって形成される炭素を有する膜の膜質、とくに不純物混入時に大きく変動することを知見し、本発明に到ったものである。

【0045】

さらに不純物混入した場合の電子放出に与える影響を種々検査し本発明に到ったものである。

【0046】

より詳しくは、前述のような活性化工程を行なう場合に、不純物として炭素中に硫黄（以下、Sとする。）含量を制御するようなプロセスを導入することによって、安定した電子放出特性を実現できるに至ったものである。

【0047】

すなわち、画像形成装置や電子源の作製する場合に、Sの混入は主に蛍光体の主成分である画像表示部やその他の材料からの拡散によって生じる可能性が高い

【 0 0 4 8 】

S が炭素を有する膜中に不純物としてたくさん混入すると安定な電子放出特性が得られないことが観測されており、S が混入しない母材やプロセスを適用することが好ましいが、コストや製造上の制約があり、現実的ではない。

【 0 0 4 9 】

この電子放出特性が S 含有量で変化する要因としては、熱的安定性が劣化する等の原因が考えられる。

【 0 0 5 0 】

したがって、安定した電子放出特性を得るためには、適正な S 含有量が存在する。

【 0 0 5 1 】

ここで、詳細は後述するが、本発明者等の実験結果によれば、炭素を有する膜中の S 含有量を 5 m o l % 以下に抑えれば安定した電子放出素子の実現されることが判明したものである。

【 0 0 5 2 】

以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定の記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【 0 0 5 3 】

まず、図 1 を参照して、本発明の実施の形態に係る電子放出素子の基本的な構成について説明する。

【 0 0 5 4 】

図 1 ( a ) , ( b ) は、それぞれ、本発明の実施の形態に係る基本的な平面型の電子放出素子の構成を示す平面模式図及び断面模式図である。

【 0 0 5 5 】

図 1 において、1 は基板、2 と 3 は電極（素子電極）、4 は導電性膜、5 は電子放出部、1 0 は炭素を有する膜である。

## 【0056】

基板1としては、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法、LPD法、CVD法等により形成したSiO<sub>2</sub>を積層したガラス基板及びアルミナ等のセラミックス等が挙げられる。

## 【0057】

対向する素子電極2, 3の材料としては導電性を有するものであればどのようなものであっても構わないが、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或は合金及びPd、Ag、Au、RuO<sub>2</sub>、Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>等の透明導電体及びポリシリコン等の半導体材料等が挙げられる。

## 【0058】

素子電極間隔L、素子電極の長さW、及びその形状は、この素子の応用形態等によって適宜設計され、例えば、後述するテレビジョン等の表示装置では、画像サイズに対応した画素サイズが設計され、とりわけ、高品位TVでは画素サイズが小さく、高精細さが要求される。

## 【0059】

そのため、電子放出素子のサイズが限定されたなかで十分な輝度を得るためには、十分な放出電流が得られるように設計される。

## 【0060】

素子電極間隔Lは、数十nm～数百μmであり、素子電極の製法の基本となるフォトリソグラフィ技術、即ち、露光機の性能とエッチング方法等、及び、素子電極間に印加する電圧等により設定されるが、好ましくは、数μm～数十μmである。

## 【0061】

素子電極の長さW、及び、素子電極の膜厚dは、電極の抵抗値、前述した配線との結線、多数配置された電子源の配置上の問題より適宜設計され、通常は、素子電極の長さWは、数μm～数百μmであり、素子電極の膜厚dは、数nm～数μmである。

## 【0062】

図 1 では基板 1 上に設けられた対向する素子電極 2 と素子電極 3 間及び素子電極 2, 3 上に設けられた導電性膜 4 を示したが、素子電極 2, 3 上には形成されない場合もある。

【0063】

すなわち、基板 1 上に、導電性膜 4、対向する素子電極 2, 3 の順に積層構成したことがある。

【0064】

導電性膜 4 には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。

【0065】

その膜厚は、素子電極 2, 3 へのステップカバレッジ、素子電極 2, 3 間の抵抗値及び後述するフォーミング条件等を考慮して適宜設定される。

【0066】

また、素子電流  $I_f$  及び放出電流  $I_e$  の大きさは、導電性膜 4 の幅に依存するので、上記素子電極の形状と同様に、電子放出素子のサイズが限定されたなかで十分な放出電流が得られるように設計される。

【0067】

一般に、導電性膜 4 の熱的安定性は電子放出特性の寿命を支配する重要なパラメータであり、導電性膜 4 の材料としてより高融点な材料を用いるのが望ましい。

【0068】

しかしながら、通常、導電性膜 4 の融点が高いほど後述する通電フォーミングのためにより大きな電力が必要となる。

【0069】

さらに、その結果得られる電子放出部の形態によって、電子放出し得る印加電圧（しきい値電圧）が上昇する等、電子放出特性に問題が生じる場合がある。

【0070】

そのため、本実施の形態においては、導電性膜 4 の材料として特に高融点のものを必要とはせず、比較的低いフォーミング電力で良好な電子放出部が形成可能

な材料・形態のものを選ぶことができる。

【0071】

上記条件を満たす材料の例として、Ni、Au、PdO、Pd、Pt等の導電材料を $R_s$ （シート抵抗）が $10^2 \sim 10^7 \Omega/\square$ の抵抗値を示す膜厚で形成したものが好ましく用いられる。

【0072】

なお、 $R_s$ は、厚さが $t$ 、幅が $w$ で長さが $l$ の薄膜の長さ方向に測定した抵抗 $R$ を、 $R = R_s (l/w)$ とおいたときに現われる値で、抵抗率を $\rho$ とすれば、 $R_s = \rho/t$ である。

【0073】

上記抵抗値を示す膜厚はおよそ $5 \text{ nm} \sim 50 \text{ nm}$ の範囲にあり、この膜厚範囲において、それぞれの材料の薄膜は微粒子膜の形態を有している。

【0074】

ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。

【0075】

微粒子の粒径は、数百 $\mu\text{m}$ ～数百 $\text{nm}$ の範囲、好ましくは、 $1 \text{ nm} \sim 20 \text{ nm}$ の範囲である。

【0076】

さて、前に例示した材料のなかでも、PdOは、有機Pd化合物の大気中焼成により容易に薄膜形成できること、半導体であるため比較的電気伝導度が低く上記範囲の抵抗値 $R_s$ を得るための膜厚のプロセスマージンが広いこと、導電性膜に後述のフォーミング処理によって高抵抗部からなる電子放出部を形成した後等に、容易に還元して金属Pdとすることができるので膜抵抗を低減し得ること、等から好適な材料である。

【0077】

ただし、本実施の形態に適用できる材料は、PdOに限られることなく、また

、上記例示した材料に限られるものではない。

【0078】

電子放出部 5 は、導電性膜 4 の幅によってほぼその長さが決まる。

【0079】

電子放出部 5 は、導電性膜 4 の一部に形成された第 1 の間隙と、第 1 の間隙内の基板上及び間隙近傍の導電性膜上を被覆して形成された炭素を有する膜から構成される。

【0080】

また、第 1 の間隙よりも幅の狭い第 2 の間隙を、前記第 1 の間隙内に置いて、炭素を有する膜 10 は対向しており、そして、導電性膜 4 に電氣的に接続している。

【0081】

この炭素を有する膜 10 の役割については、導電性膜 4 の一部として機能し、また、電子放出部 5 を構成する物質として電子放出特性を支配することが分かっている。

【0082】

そして、本発明の実施の形態に係る電子放出素子においては、前述の対向して配置された炭素を有する膜 10 中の S 含有量のある範囲内に組成を決定することによって、良好な電子放出を得ようとするものである。

【0083】

上記炭素を有する膜は、主にグラファイト状の炭素から成り、十分な導電性と強電界下での安定性を有しているが、過剰の S を包含すると熱的安定性が損なわれ、電子放出特性として許容できる適正な範囲がある。

【0084】

本発明者等が鋭意研究した結果によれば、炭素を有する膜中の S 含有量は 5 m o 1 % 以下であるのが特に好ましい。

【0085】

この S 含有量が 5 m o 1 % 以上であると、熱的安定性には劣り、十分に満足のいく電子放出効率が得づらいことが分かった。



【 0 0 8 6 】

一方、S が 5 m o l % 以下であれば電子放出特性として許容できる範囲である。

【 0 0 8 7 】

次に、本発明の実施の形態に係る他の構成の表面伝導型電子放出素子である垂直型の表面伝導型電子放出素子について説明する。

【 0 0 8 8 】

図 2 は基本的な垂直型の表面伝導型電子放出素子の構成を示す模式的図面であり、図 2 において、図 1 と同一の符号のものは、同一である。

【 0 0 8 9 】

基板 1、素子電極 2、3、導電性膜 4、電子放出部 5、炭素を有する膜 10 は、前述した平面型の表面伝導型電子放出素子と同様の材料で構成されたものである。

【 0 0 9 0 】

また、図中 2 1 は段差形成部であり、段差形成部 2 1 は、真空蒸着法、印刷法、スパッタ法等で形成された  $S i O_2$  等の絶縁性材料で構成され、段差形成部 2 1 の膜厚が、先に述べた平面型の表面伝導型電子放出素子の素子電極間隔 L に対応しており、段差形成部の製法、及び、素子電極間に印加する電圧等により設定されるが、好ましくは、数十 n m ~ 数  $\mu$  m である。

【 0 0 9 1 】

導電性膜 4 は、素子電極 2、3 と段差形成部 2 1 作成後に形成するため、素子電極 2、3 の上に積層される。

【 0 0 9 2 】

なお、電子放出部 5 は、図 2 において、段差形成部 2 1 の側面に直線状に示されているが、作成条件、後述の通電フォーミング条件等に依存し、形状、位置ともこれに限るものではない。

【 0 0 9 3 】

本発明の実施の形態に係る電子放出素子の製造方法の一例を図 3 に模式的に示し、以下、図 1 及び図 3 に基づいて本発明の実施の形態に係る製造方法を順をお

って説明する。

【0094】

1) 基板 1 を洗剤、純水及び有機溶剤により十分に洗浄・乾燥し、素子電極材料を、真空蒸着法、スパッタ法等により堆積後、フォトリソグラフィ技術により素子電極 2, 3 を形成する (図 3 (a))。

【0095】

2) 基板 1 上に設けられた素子電極 2 と素子電極 3 との間に、有機金属溶液を塗布して乾燥することにより、有機金属膜を形成する。尚、有機金属溶液とは、前記 Pd、Ni、Au、Pt 等の金属を主元素とする有機金属化合物の溶液である。

【0096】

この後、有機金属膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、導電性膜 4 を形成する (図 3 (b))。

【0097】

尚、ここでは、有機金属溶液の塗布法により説明したが、導電性膜 4 の形成法はこれに限るものではなく、真空蒸着法、スパッタ法、CVD法、分散塗布法、ディッピング法、スピナー法、インクジェット法等によって形成される場合もある。

【0098】

3) つづいて、フォーミングと呼ばれる通電処理を、素子電極 2, 3 間に、電圧を不図示の電源によりパルス状電圧、あるいは、昇電圧の印加により行くと、導電性膜 4 の一部に間隙 6 が形成される (図 3 (c))。

【0099】

図 3 (c) では、間隙 6 を境に導電性膜 4 が左右に分離され対向して示されているが、この一对の導電性膜 4 は間隙 6 の一部でつながっている場合もある。

【0100】

フォーミング処理以降の電氣的処理は、図 4 に示す測定評価装置内で行うことができ、以下に測定評価装置について説明する。

【0101】

図4は、図1で示した構成を有する素子の電子放出特性を測定するための測定評価装置の概略構成図である。

【0102】

図4において、1は基板、2及び3は素子電極、4は導電性膜、5は電子放出部を示す。

【0103】

また、41は電子放出素子に素子電圧 $V_f$ を印加するための電源、40は素子電極2、3間の導電性膜4を流れる素子電流 $I_f$ を測定するための電流計、44は素子の電子放出部5より放出される放出電流 $I_e$ を捕捉するためのアノード電極、43はアノード電極44に電圧を印加するための高圧電源、42は素子の電子放出部5より放出される放出電流 $I_e$ を測定するための電流計である。

【0104】

電子放出素子の上記素子電流 $I_f$ 、放出電流 $I_e$ の測定にあたっては、素子電極2、3に電源41と電流計40とを接続し、該電子放出素子の上方に電源43と電流計42とを接続したアノード電極44を配置している。

【0105】

また、電子放出素子及びアノード電極44は真空装置内に設置され、この真空装置には不図示の排気ポンプ及び真空計等の真空装置に必要な機器が具備されており、所望の真空下で素子の測定評価を行えるようになっている。

【0106】

尚、排気ポンプは、ターボポンプ、ロータリーポンプからなる通常の高真空装置系、あるいは、オイルを使用しない、磁気浮上ターボポンプ、ドライポンプ等の高真空装置系と更に、イオンポンプからなる超高真空装置系からなる。

【0107】

また、真空装置全体、及び電子放出素子は、不図示のヒーターにより加熱できる。

【0108】

フォーミング処理は、パルス波高値が定電圧のパルス印加する場合と、パルス波高値を増加させながら、電圧パルス印加する場合とがある。

## 【0109】

パルス波高値が定電圧のパルスを印加する場合の電圧波形を図5 (a) に示す。

## 【0110】

図5 (a) 中、 $T_1$  及び  $T_2$  は電圧波形のパルス幅とパルス間隔であり、 $T_1$  を  $1\mu\text{sec.} \sim 10\text{msec.}$ 、 $T_2$  を  $10\mu\text{sec.} \sim 100\text{msec.}$  とし、三角波の波高値（フォーミング時のピーク電圧）は適宜選択し、真空雰囲気下で印加する。

## 【0111】

次に、パルス波高値を増加させながら、電圧パルスを印加する場合の電圧波形を図5 (b) に示す。

## 【0112】

図5 (b) 中、 $T_1$  及び  $T_2$  は電圧波形のパルス幅とパルス間隔であり、 $T_1$  を  $1\mu\text{sec.} \sim 10\text{msec.}$ 、 $T_2$  を  $10\mu\text{sec.} \sim 100\text{msec.}$  とし、三角波の波高値（フォーミング時のピーク電圧）は、例えば  $0.1\text{V}$  ステップ程度づつ、増加させ、真空雰囲気下で印加する。

## 【0113】

尚、フォーミング処理の終了は、フォーミング用パルスの間に、導電性膜4を局所的に破壊、変形しない程度の電圧、例えば  $0.1\text{V}$  程度のパルス電圧を挿入して素子電流を測定し、抵抗値を求め、例えば  $1\text{M}\Omega$  以上の抵抗を示した時、フォーミングを終了とした。

## 【0114】

以上説明した間隙6を形成する際に、素子の電極間に三角波パルスを印加してフォーミング処理を行っているが、素子の電極間に印加する波形は三角波に限定することではなく、矩形波など所望の波形を用いてもよく、その波高値及びパルス幅、パルス間隔等についても上述の値に限ることなく、間隙6が良好に形成されるように、電子放出素子の抵抗値等にあわせて、適当な値を選択する。

## 【0115】

4) 次に、フォーミングが終了した素子に活性化処理を施す。

## 【0116】

活性化処理は、図4に示した真空装置内に有機物質のガスを導入し、有機物質を含有する雰囲気下で、素子の電極間に電圧を印加することで行い、この処理により、雰囲気中に有機物質から、炭素を有する膜10が導電性膜4の一部に形成された間隙6内の基板上及び間隙6近傍の導電性膜4上に堆積し、素子電流 $I_f$ 、放出電流 $I_e$ が、著しく変化するようになる(図3(d))。

## 【0117】

有機物質を含有する雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。

## 【0118】

このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため、場合に応じ適宜設定される。

## 【0119】

ここで適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることができる。

## 【0120】

具体的には、メタン、エタン、プロパンなど $C_nH_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_nH_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、ベンゾニトリル、トルニトリル、アセトアルデヒド、アセトン、メチルエチルケトン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。

## 【0121】

上記活性化工程により、図3(d)に示した様に、炭素を有する膜10が導電性膜4に形成された間隙6内の基板上及びその近傍の導電性膜4上に形成される。

## 【0122】

尚、炭素を有する膜は、図3(d)に示されているように、間隙7を境に左右に分離されているが、間隙7の一部でつながっている場合もある。

【0123】

また、第2の間隙である間隙7は導電性膜4に形成された第1の間隙6よりも狭く、かつ、第1の間隙6内に配されている。

【0124】

ここで、本発明の実施の形態においては、Sの含有量のみの影響をみるために、次のような処理を行った。

【0125】

実際には、基板や構成部材等で画像形成装置を作製する際には、S以外の不純物も混入される。

【0126】

したがって、いろいろな不純物の相乗効果を排除して、純粹にSのみの影響をみるために、他の不純物が混入しない実験を行い、Sのみがどれくらい電子放出特性に悪影響を与えるかについての予備検討も行った（予備検討については、後述する）。

【0127】

具体的には、上記活性化処理工程の後に、活性化処理によって素子上に堆積した炭素を有する膜中に不純物のSの影響をみるために、Sを混入する工程を行うが、この際、活性化処理中のみにSが混入されるように、基体としては、不純物を含まない石英基板を用いる。

【0128】

また、後述のように、活性化処理中において使用する有機ガスは、Sを含むものと含まないものとを採用した。

【0129】

これにより、Sの割合の異なるガスを利用することで、Sの含有量を変化させた。

【0130】

なお、活性化工程の終了判定は、素子電流 $I_f$ と放出電流 $I_e$ を測定しながら

、適宜行うことができる。

【0131】

本発明の実施の形態に係る電子放出素子における炭素を有する膜の堆積機構は必ずしも明らかではないが、熱、電子線の照射、電界、光等のエネルギーが複雑に組み合わさることにより有機分子が分解し、堆積がおこると考えられ、印加パルスを制御するか、もしくは、選択する有機分子の種類により堆積する炭素を有する膜10の物性が異なる。

【0132】

したがって、この物性（導伝率、実効的な仕事関数、電子散乱係数、熱的安定性、機械的性質等）が電子放出の特性を決めている重要な因子となる。

【0133】

なお、堆積させる炭素を有する膜の膜厚は、50nm以下の範囲とするのが好ましく、30nm以下の範囲とすることがより好ましい。

【0134】

5) つぎに活性化処理によって素子上に堆積した炭素を有する膜中に積極的にSを混入させる工程を行う。

【0135】

このS混入工程においては、活性化に用いる有機ガスに通常のSを含まない高純度の有機ガスとSを含む有機ガス、例えばチオフエン( $C_4H_4S$ )を混入させて活性化を行い、炭素を有する膜中にSを混入させた。

【0136】

なお、Sの組成を変えるために、導入する活性化有機ガスとチオフエン量の混合比を変えて種々のS組成の素子を作製する。

【0137】

ここで、炭素を有する膜中のS含有量の分析はX線光電子分光法により測定することができ、この方法では、表面から300Å程度の部分を測定するため、前記炭素を有する膜の内部を測定するのに好適な方法である。

【0138】

Sの含有量は、微少部分に分布があると考えられるので、平均的な情報として

、活性化後にできた、炭素を有する膜中の間隙部を中心として、 $30\mu\text{m}$ の領域を分析対象とし、Sの電子軌道2pの光電子ピーク（スペクトルのピーク）とCの電子軌道1sの光電子ピークと、から算出することによって原子比を計測することができる。

## 【0139】

6) こうして作製した電子放出素子に、好ましくは、安定化工程を行う。

## 【0140】

この工程は、一旦真空装置から大気暴露した際に吸着した水分、ハイドロカーボン等を除去するために、電子放出素子が配置される真空容器内を真空排気する工程である。

## 【0141】

真空容器内の有機物質は極力排除することが望ましく、有機物質の分圧としては $1\sim 3\times 10^{-8}\text{Pa}$ 以下が好ましい。

## 【0142】

また、他のガスをも含めた圧力は $1\sim 3\times 10^{-6}\text{Pa}$ 以下が好ましく、さらに $1\times 10^{-7}\text{Pa}$ 以下が特に好ましい。

## 【0143】

真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。

## 【0144】

具体的には、ソープションポンプ、イオンポンプ、ドライポンプ、磁気浮上型ターボポンプ等の真空排気装置を挙げることが出来る。

## 【0145】

さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。

## 【0146】

このときの加熱条件は、 $150\sim 350^{\circ}\text{C}$ 、好ましくは $200^{\circ}\text{C}$ 以上でできるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の配置などの諸条件により適宜選ばれる条件に



より行う。

【0147】

安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、圧力自体は多少上昇しても十分安定な特性を維持することが出来る。

【0148】

このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制できるので、炭素を有する膜10の物性が維持され、結果として素子電流  $I_f$ 、放出電流  $I_e$  が安定する。

【0149】

上述のような製造方法によって作製された本発明の実施の形態に係る電子放出素子の基本特性について、図4、図6を用いて説明する。

【0150】

図4に示した測定評価装置により測定された放出電流  $I_e$  及び素子電流  $I_f$  と素子電圧  $V_f$  の関係の典型的な例を図6に示す。

【0151】

尚、図6においては、放出電流  $I_e$  が素子電流  $I_f$  に比べて著しく小さいので、任意単位で示されている。

【0152】

図6からも明らかなように、本電子放出素子は放出電流  $I_e$  に対する3つの特性を有する。

【0153】

まず第1に、本素子はある電圧（しきい値電圧と呼ぶ；図6中の  $V_{th}$ ）以上の素子電圧を印加すると急激に放出電流  $I_e$  が増加し、一方しきい値電圧  $V_{th}$  以下では放出電流  $I_e$  が殆ど検出されない。

【0154】

すなわち、放出電流  $I_e$  に対する明確なしきい値電圧  $V_{th}$  を持った非線形素子である。

【0155】

第2に、放出電流  $I_e$  が素子電圧  $V_f$  に依存するため、放出電流  $I_e$  は素子電圧  $V_f$  で制御できる。

【0156】

第3に、アノード電極44に捕捉される放出電荷は、素子電圧  $V_f$  を印加する時間に依存する。

【0157】

つまり、アノード電極44に捕捉される電荷量は、素子電圧  $V_f$  を印加する時間により制御できる。

【0158】

以上のような電子放出素子の特性を用いると、入力信号に応じて電子放出特性を容易に制御できることになる。

【0159】

さらに、本発明の実施の形態に係る電子放出素子は、安定かつ高輝度な電子放出特性を有するため、多方面への応用が期待できる。

【0160】

次に、本発明の実施の形態を適用可能な電子放出素子の応用例について以下に述べる。

【0161】

本発明の実施の形態に係る電子放出素子の複数個を基板上に配列し、例えば電子源あるいは画像形成装置を構成できる。

【0162】

基板上の素子の配列については、例えば、多数の電子放出素子を並列に配置し、個々の素子の両端を配線にて接続した、電子放出素子の行を多数配列し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に、該電子源の上方の空間に設置された制御電極（グリッドと呼ぶ）により電子を制御駆動する配列形態（はしご型という）、及び次に述べる  $m$  本の  $X$  方向配線の上に、 $n$  本の  $Y$  方向配線を、層間絶縁層を介して設置し、表面伝導型電子放出素子の一对の素子電極に、それぞれ  $X$  方向配線、 $Y$  方向配線を接続した配列形態が挙げられる。

【0163】

以降これを単純マトリクス配置と呼ぶ。

【0164】

次に、この単純マトリクスについて詳述する。

【0165】

本発明の実施の形態に係る表面伝導型電子放出素子の前述した3つの基本的特性の特徴によれば、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。

【0166】

一方、しきい値電圧以下では、殆ど放出されない。

【0167】

この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択し、その電子放出量が制御できることとなる。

【0168】

以下、この原理に基づき構成した電子源基板の構成について、図7を用いて説明する。

【0169】

m本のX方向配線72は、 $D \times 1$ 、 $D \times 2$ 、……、 $D \times m$ からなり、絶縁性基板71上に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の表面伝導型電子放出素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線幅が設定される。

【0170】

Y方向配線73は、 $D_y 1$ 、 $D_y 2$ 、……、 $D_y n$ のn本の配線よりなり、X方向配線72と同様に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の表面伝導型電子放出素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線幅が設定される。

【0171】

これらm本のX方向配線72とn本のY方向配線73との間には、不図示の層

間絶縁層が設置され、電氣的に分離されて、マトリクス配線を構成する（この  $m$ 、 $n$  は、共に正の整数）。

【0 1 7 2】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された  $\text{SiO}_2$  等であり、X方向配線 7 2 を形成した絶縁性基板 7 1 の全面あるいは一部に所望の形状で形成され、特に、X方向配線 7 2 と Y方向配線 7 3 の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。

【0 1 7 3】

X方向配線 7 2 と Y方向配線 7 3 は、それぞれ外部端子として引き出されている。

【0 1 7 4】

更に、前述と同様にして、表面伝導型電子放出素子 7 4 の対向する素子電極（不図示）が、 $m$ 本の X方向配線 7 2 ( $D \times 1$ ,  $D \times 2$ , …… ,  $D \times m$ ) と  $n$ 本の Y方向配線 7 3 ( $D_y 1$ ,  $D_y 2$ , …… ,  $D_y n$ ) と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線 7 5 によって電氣的に接続されているものである。

【0 1 7 5】

ここで、 $m$ 本の X方向配線 7 2 と  $n$ 本の Y方向配線 7 3 と結線 7 5 と対向する素子電極の導電性金属は、その構成元素の一部あるいは全部が同一であっても、また夫々異なってもよい。

【0 1 7 6】

これらの材料は、例えば前述の素子電極の材料より適宜選択される。

【0 1 7 7】

また、詳しくは後述するが、前記 X方向配線 7 2 には、X方向に配列する表面伝導型電子放出素子 7 4 の行を、入力信号に応じて走査するための走査信号を印加する不図示の走査信号印加手段が電氣的に接続され、一方、Y方向配線 7 3 には、Y方向に配列する表面伝導型電子放出素子 7 4 の各列を、入力信号に応じて変調するための変調信号を印加する不図示の変調信号発生手段が電氣的に接続される。

## 【0178】

表面伝導型電子放出素子の各素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。

## 【0179】

次に、上記のような単純マトリクス配置の電子源基板を用いた電子源、及び、表示等に用いる画像形成装置について、図8と図9を用いて説明する。図8は画像形成装置の基本構成図であり、図9は蛍光膜である。

## 【0180】

図8において、71は電子放出素子を複数配した電子源基板、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。

## 【0181】

また、82は支持枠であり、リアプレート81、支持枠82及びフェースプレート86にフリットガラスを塗布し、大気中あるいは、窒素中で、400～500℃で、10分以上焼成することで、封着して、外囲器88を構成する。

## 【0182】

図8において、74は、図1あるいは図2に示された表面伝導型電子放出素子に相当する。

## 【0183】

また、72、73は、表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線であり、なお、これら素子電極への配線は、素子電極と配線材料が同一である場合は、素子電極と呼ぶ場合もある。

## 【0184】

外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で構成される。

## 【0185】

リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。

## 【0186】

即ち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71で外囲器88を構成してもよい。

## 【0187】

一方、フェースプレート86、リアプレート81間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持つ外囲器88を構成することもできる。

## 【0188】

図9は、蛍光膜について示している。

## 【0189】

蛍光膜84は、モノクロームの場合は発光体としての蛍光体のみから成るが、発光体としてのカラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプ(図9(a))あるいはブラックマトリクス(図9(b))等と呼ばれる黒色導電材91と蛍光体92とで構成される。

## 【0190】

ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合に必要な3原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することである。

## 【0191】

黒色導電材91の材料としては、通常用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料を用いることができる。

## 【0192】

ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等が用いられる。

## 【0193】

また、蛍光膜84の内面側には、通常メタルバック85が設けられる。

## 【0194】

メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート 86 側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。

## 【0195】

メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、フィルミングと呼ばれる。）を行い、その後 Al を真空蒸着等で堆積することで作製できる。

## 【0196】

フェースプレート 86 には、更に蛍光膜 84 の導電性を高めるため、蛍光膜 84 の外面側に透明電極（不図示）を設けてもよい。

## 【0197】

前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせを行う必要がある。

## 【0198】

外囲器 88 は、不図示の排気管を通じ、 $1.3 \times 10^{-5}$  Pa 程度の真空度にした後、封止が行われる。

## 【0199】

また、外囲器 88 の封止後の真空度を維持するために、ゲッター処理を行う場合もある。

## 【0200】

これは、外囲器 88 の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器 88 内の所定の位置に配置されたゲッター（不図示）を加熱し、蒸着膜を形成する処理である。

## 【0201】

ゲッターは通常 Ba 等が主成分であり、該蒸着膜の吸着作用により、例えば  $1 \times 10^{-5}$  Pa ないしは  $1 \times 10^{-7}$  Pa の真空度を維持するものである。

## 【0202】

以上により完成した本発明の実施の形態に係る画像表示装置において、各電子

放出素子には、容器外端子  $D \times 1 \sim D \times m$ 、 $D \times y 1 \sim D \times y n$  を通じ、電圧を印加することにより、電子放出させ、高圧端子 87 を通じ、メタルバック 85 あるいは透明電極（不図示）に数 kV 以上の高圧を印加し、電子ビームを加速し、蛍光膜 84 に衝突させ、励起・発光させることで画像を表示するものである。

### 【0203】

なお、以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するよう適宜選択する。

### 【0204】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC 方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図 10 を用いて説明する。

### 【0205】

図 10 は、NTSC 方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図であり、図 10 中、101 は表示パネル、102 は走査信号発生回路、103 はタイミング制御回路、104 はシフトレジスタ、105 はラインメモリ、106 は同期信号分離回路、107 は変調信号発生回路、 $V_x$  及び  $V_a$  は直流電圧源である。

### 【0206】

表示パネル 101 は、端子  $D \times 1$  乃至  $D \times m$ 、端子  $D \times y 1$  乃至  $D \times y n$  及び高圧端子 87 を介して外部の電気回路と接続している。

### 【0207】

端子  $D \times 1$  乃至  $D \times m$  には、表示パネル 101 内に設けられている電子源、即ち、 $m$  行  $n$  列の行列状にマトリクス配線された表面伝導型電子放出素子群を 1 行（ $n$  素子）ずつ順次駆動する為の走査信号が印加される。

### 【0208】

端子  $D \times y 1$  乃至  $D \times y n$  には、前記走査信号により選択された 1 行の表面伝導型電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加され



る。

#### 【0209】

高圧端子87には、直流電圧源 $V_a$ より、例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

#### 【0210】

走査信号発生回路102は、内部に $m$ 個のスウィッチング素子（図中、 $S_1$ 乃至 $S_m$ で模式的に示している）を備えたものである。

#### 【0211】

各スウィッチング素子は、直流電圧電源 $V_x$ の出力電圧もしくは0V（グランドレベル）のいずれか一方を選択し、表示パネル101の端子 $D_{ox1}$ 乃至 $D_{oxm}$ と電氣的に接続される。

#### 【0212】

$S_1$ 乃至 $S_m$ の各スウィッチング素子は、制御回路103が出力する制御信号 $T_{scan}$ に基づいて動作するものであり、例えばFETのようなスウィッチング素子を組み合わせることにより構成することができる。

#### 【0213】

直流電圧源 $V_x$ は、本例の場合には表面伝導型電子放出素子の特性（電子放出しきい値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

#### 【0214】

タイミング制御回路103は、外部より入力する画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる機能を有する。

#### 【0215】

タイミング制御回路103は、同期信号分離回路106より送られる同期信号 $T_{sync}$ に基づいて、各部に対して $T_{scan}$ 、 $T_{sft}$ 及び $T_{mry}$ の各制御信号を発生する。

#### 【0216】

同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号か

ら、同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。

【0217】

同期信号分離回路 106 により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上 T s y n c 信号として図示した。

【0218】

前記テレビ信号から分離された画像の輝度信号成分は、便宜上 D A T A 信号と表した。この D A T A 信号は、シフトレジスタ 104 に入力される。

【0219】

シフトレジスタ 104 は、時系列的にシリアルに入力される前記 D A T A 信号を、画像の 1 ライン毎にシリアル／パラレル変換するためのもので、前記タイミング制御回路 103 より送られる制御信号 T s f t に基づいて動作する（即ち、制御信号 T s f t は、シフトレジスタ 104 のシフトクロックであると言い換えてもよい。）。

【0220】

シリアル／パラレル変換された画像 1 ライン分のデータ（電子放出素子 n 素子分の駆動データに相当）は、I d 1 乃至 I d n の n 個の並列信号として前記シフトレジスタ 104 より出力される。

【0221】

ラインメモリ 105 は、画像 1 ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、タイミング制御回路 103 より送られる制御信号 T m r y に従って適宜 I d 1 乃至 I d n の内容を記憶する。

【0222】

記憶された内容は、I d' 1 乃至 I d' n として出力され、変調信号発生器 107 に入力される。

【0223】

変調信号発生器 107 は、画像データ I d' 1 乃至 I d' n の各々に応じて、電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子 D o y 1 乃至 D o y n を通じて表示パネル 101 内の表面伝導型電子放出素

子に印加される。

【0224】

前述したように、本実施の形態を適用可能な電子放出素子は放出電流  $I_e$  に関して以下の基本特性を有している。

【0225】

即ち、電子放出には明確なしきい値電圧  $V_{th}$  があり、 $V_{th}$  以上の電圧が印加された時のみ電子放出が生じる。

【0226】

電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。

【0227】

このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値電圧以下の電圧を印加しても電子放出は生じないが、電子放出しきい値電圧以上の電圧を印加する場合には電子ビームが出力される。

【0228】

その際、パルスの波高値  $V_m$  を変化させることにより、出力電子ビームの強度を制御することが可能である。

【0229】

また、パルスの幅  $P_w$  を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0230】

従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式等が採用できる。

【0231】

電圧変調方式を実施するに際しては、変調信号発生器 107 としては、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの波高値を変調できるような電圧変調方式の回路を用いることができる。

【0232】

パルス幅変調方式を実施するに際しては、変調信号発生器 107 として、一定

の波高値の電圧パルスが発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

## 【0233】

シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも採用できる。

## 【0234】

画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれれば良いからである。

## 【0235】

デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路106の出力部にA／D変換器を設ければ良い。

## 【0236】

これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。

## 【0237】

即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD／A変換回路を用い、必要に応じて増幅回路等を付加する。

## 【0238】

パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器及び発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。

## 【0239】

必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

## 【0240】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプ等を用いた増幅回路を採用でき、必要に応じてレベルシフト回路等

を付加することもできる。

【0241】

パルス幅変調方式の場合には、例えば電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0242】

このような構成をとり得る本実施の形態を適用可能な画像形成装置においては、各電子放出素子に、容器外端子Dox1乃至Doxm、Doy1乃至Doy nを介して電圧を印加することにより、電子放出が生じる。

【0243】

高圧端子87を介してメタルバック85、あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。

【0244】

加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0245】

ここで述べた画像形成装置の構成は、本実施の形態を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。

【0246】

入力信号についてはNTSC方式を挙げたが、入力信号はこれに限られるものではなく、PAL、SECAM方式等の他、これらよりも多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0247】

次に、前述のはしご型配置の電子源及び画像形成装置について、図11及び図12を用いて説明する。

【0248】

図11は、梯子型配置の電子源の一例を示す模式図である。

【0249】

図11中、110は電子源基板、111は電子放出素子であり、また、112

は電子放出素子 111 を接続するための共通配線  $D \times 1 \sim D \times 10$  であり、これらは外部端子として引き出されている。

#### 【0250】

電子放出素子 111 は、基板 110 上に、X 方向に並列に複数個配置されている（これを素子行と呼ぶ）。

#### 【0251】

この素子行が複数個配置されて、電子源を構成している。

#### 【0252】

各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。

#### 【0253】

即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を印加し、電子ビームを放出させたくない素子行には、電子放出しきい値以下の電圧を印加する。

#### 【0254】

各素子行間に位置する共通配線  $D \times 2 \sim D \times 9$  は、例えば  $D \times 2$  と  $D \times 3$ 、 $D \times 4$  と  $D \times 5$ 、 $D \times 6$  と  $D \times 7$ 、 $D \times 8$  と  $D \times 9$  とを夫々一体の同一配線とすることもできる。

#### 【0255】

図 12 は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。

#### 【0256】

120 はグリッド電極、121 は電子が通過するための開口、 $D \times 1$  乃至  $D \times m$  は容器外端子、 $G1$  乃至  $Gn$  はグリッド電極 120 と接続された容器外端子である。

#### 【0257】

110 は各素子行間の共通配線を同一配線とした電子源基板である。

#### 【0258】

なお、図 12 においては、図 8、図 11 に示した部位と同じ部位には、これら

の図に付したのと同じの符号を付している。

【0259】

ここに示した画像形成装置と、図8に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えているか否かである。

【0260】

図12においては、基板110とフェースプレート86の間には、グリッド電極120が設けられている。

【0261】

グリッド電極120は、電子放出素子111から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。

【0262】

グリッド電極の形状や配置位置は、図12に示したものに限定されるものではない。

【0263】

例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッド電極を電子放出素子の周囲や近傍に設けることもできる。

【0264】

容器外端子D<sub>0x1</sub>乃至D<sub>0xm</sub>及びグリッド容器外端子G<sub>1</sub>乃至G<sub>n</sub>は、不図示の制御回路と電氣的に接続されている。

【0265】

本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）して行くのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。

【0266】

これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0267】

本発明の実施の形態に係る画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0268】

【実施例】

以下、本発明に係るより具体的な実施例について説明する。

(実施例1)

本実施例は、多数の表面伝導型電子放出素子を単純マトリクス配置した電子源を用いた画像形成装置の例である。

【0269】

具体的にはSの混入量が変わるように、作製プロセスの異なる2種類の電子源基板を作製した。

【0270】

まず第1の電子源基板について述べる。

【0271】

電子源の一部の平面図を図14に示す。また、図14中のA-A'断面図を図15に示す。但し図14、図15で、同じ符号で示したものは、同じものを示す。

【0272】

ここで、71は基板、72は図7のDxmに対応するX方向配線（下配線とも呼ぶ）、73は図7のDynに対応するY方向配線（上配線とも呼ぶ）、4は導電性膜、2、3は素子電極、151は層間絶縁層、152は素子電極2と下配線72とを電氣的に接続するためのコンタクトホールである。

【0273】

次に製造方法を図16、図17により工程順に従って具体的に説明する。

(工程-a)

清浄化した青板ガラス基板71上に、真空蒸着により厚さ5nmのCr、厚さ0.6μmのAuを順次漬層した。

【0274】



その後、両基板におおのこのホトレジスト（AZ1370 ヘキスト社製）をスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して、下配線72のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線72を形成する（図16（a））。

（工程-b）

次に厚さ0.1  $\mu\text{m}$ のシリコン酸化膜からなる層間絶縁層151をRFスパッタ法により堆積する（図16（b））。

（工程-c）

工程-bで堆積した層間絶縁層151にコンタクトホール152を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層151をエッチングしてコンタクトホール152を形成する（図16（c））。

（工程-d）

その後、素子電極2，3と素子電極間ギャップLとなるべきパターンをホトレジスト（RD-2000N-41 日立化成社製）で形成し、真空蒸着法により、厚さ5 nmのTi、厚さ0.1  $\mu\text{m}$ のNiを順次堆積した。

【0275】

ホトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔 $L=50\ \mu\text{m}$ 、素子電極の幅 $W=0.3\ \text{mm}$ を有する素子電極2，3を形成した（図16（d））。

（工程-e）

素子電極2，3の上に上配線73のホトレジストパターンを形成した後、厚さ5 nmのTi、厚さ0.5  $\mu\text{m}$ のAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線73を形成した（図17（a））。

（工程-f）

膜厚0.1  $\mu\text{m}$ のCr膜153を真空蒸着により堆積・パターンニングし、その上に有機パラジウム化合物溶液（ccp4230 奥野製薬（株）製）をスピナーにより回転塗布、300℃で10分間の加熱焼成処理をした（図17（b））。

## 【0276】

また、こうして形成された、主元素としてPdよりなる微粒子からなる導電性膜4の膜厚は10nm、シート抵抗値は $2 \times 10^4 \Omega / \square$ であった。

## (工程-g)

Cr膜153および焼成後の導電性膜4を酸エッチャントによりエッチングしてリフトオフすることで所望のパターンの導電性膜4を形成した(図17(c))。

## (工程-h)

コンタクトホール152部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ5nmのTi、厚さ0.5 $\mu$ mのAuを順次堆積した。

## 【0277】

リフトオフにより不要の部分を除去することにより、コンタクトホール152を埋め込んだ(図17(d))。

## 【0278】

以上の工程により、絶縁性基板71上に下配線72、層間絶縁層151、上配線73、素子電極2, 3、導電性膜4を形成した。

## 【0279】

以上のような作製プロセスを経た電子源基板を第1の電子源基板と称する。

## 【0280】

次に、異なる作製プロセスで作製した第2の電子源基板について説明する。

## 【0281】

ここで、作製プロセスとして大きく異なる点は、第1の電子源プロセスにおいては、フォトリソ工程および真空プロセスを適用しており、最大温度プロセスが300度程度であるのに対して、第2の電子源プロセスにおいては、印刷法による電子源基板の作製法を適用しており、その際の最大温度プロセスは580℃である。

## 【0282】

特に、プロセス過程における温度(とりわけ最大温度プロセス)が、不純物(S)が混入する量(割合)について、大きく関与することになる。

【0283】

第2の電子源基板は図18に模式的に示す構造を有する。

【0284】

図18においては、基板上に電子放出素子を複数配置しさらにマトリクス状配線を配置した電子源を示しており、以下に示す手順により作製した。

【0285】

図19を参照にしながら、製造方法について説明する。

(工程1)

まず洗浄した基板、青板ガラス基板1上にスクリーン印刷法により、素子電極171の形状のMODペースト(DU-2110;ノリタケ(株)製)のパターンを形成した。

【0286】

なお、このペーストは金属成分として、金を含んだものである。

【0287】

印刷後、120℃で15分間乾燥し、ついで熱処理装置により580℃で10分焼成し、厚さ0.3μmの素子電極191を形成した。

【0288】

ここで、素子電極間隔は50μmとした(図19(A))。

(工程2)

ついで、金属成分として銀を含むペースト材料(NP-4028A;ノリタケ(株)製)を用い、スクリーン印刷法により下配線192のパターンを形成し、480℃で焼成を行った(図19(B))。

(工程3)

次に、PbOを主成分とするペーストを用い、層間絶縁層193のパターンを印刷して工程1と同様の焼成工程をへて、層間絶縁層193を形成した(図19(C))。

【0289】

尚、層間絶縁層は素子電極191の一方と、後の工程で形成する上配線と電氣的に接続できるように、切り欠き部分を有している(図19(C))。

(工程 4)

工程 2 と同様の方法で、上配線 1 9 4 を形成し (図 1 9 (D))、上配線を形成した。

(工程 5)

次に導電性薄膜 4 を形成する。

【0 2 9 0】

具体的には、有機パラジウム含有溶液を、バブルジェット方式のインクジェット噴射装置を用いて、幅が  $300\ \mu\text{m}$  になるように塗布して、その後、 $350^\circ\text{C}$  で 10 分熱処理をすることによって、酸化パラジウム微粒子からなる微粒子膜を得た (図 1 9 (E))。

【0 2 9 1】

以上の工程をへて第 2 の電子源基板を作製した。

【0 2 9 2】

以上の別々の作製プロセスを経た第 1 の電子源基板および第 2 の電子源基板 2 を上述した図 4 に示した測定評価装置に導入した。

【0 2 9 3】

電子源基板を配置した真空容器内を真空ポンプにて排気し、十分な真空度に達した後、図 1 4 において、 $Dx1$  と  $Dy1$  を通じ電子放出素子の素子電極 2, 3 間に電圧を印加し、導電性膜 4 をフォーミング処理した。

【0 2 9 4】

尚、フォーミング処理は、 $Dx1$  から  $Dxm$  まで、順次パルス波形が入るようになっている。

【0 2 9 5】

また、 $Dy1$  から  $Dyn$  までは、接地してある。

【0 2 9 6】

フォーミング処理の電圧波形は、図 5 (b) と同様である。

【0 2 9 7】

第 2 の電子源基板においても電圧印加は図 1 8 の配線と同様に行う。

【0 2 9 8】

本実施例ではT1を1msec.、T2を10msec.とし、約 $1.3 \times 10^{-4}$ Paの真空雰囲気下で行った。

【0299】

この様にして、導電性膜4の一部に第1の間隙を形成した。

【0300】

次に、真空容器内の真空度が $10^{-6}$ Pa台に達するまで排気を続けた後、真空容器内に、全圧が $1.3 \times 10^{-4}$ Paとなるように有機分子としてトルニトリルを導入し、電子放出素子の素子電極2、3間に、図13に示した波形で波高値を15Vで活性化処理を行った。

【0301】

次に安定化工程として、図4に示す真空排気装置を300℃にベーキングを行って真空度を向上させて、有機物の再付着がないように処理を行った。

【0302】

真空度が $1 \times 10^{-8}$ Pa以下になってから、電子放出特性について、第1の電子源基板および第2の電子源基板のそれぞれを評価した。

【0303】

電子放出特性はDx1からDxmとDy1からDyn間に電圧をいれて、電子放出特性の評価を行った。

【0304】

その結果、第1の電子源基板においては長時間安定した電子放出特性が得られた。

【0305】

一方、第2の電子源基板においては満足される電子放出特性は得られなかった。

【0306】

次に、第1の電子源基板、第2の電子源基板を大気中にとりだして、不純物としてなにが混入されているかを調べた。

【0307】

具体的には、炭素を有する膜中のS含有量を測定するために、光電子分光法に

て測定を行った。

【0308】

測定装置はVG scientific社製 ESCA LAB 220i-X  
Lを用いた。

【0309】

この測定には間隙部を中心に $30\mu$ 口の領域から観測されるSの2pピーク  
とCの1sピークから算出しS/Cの組成比を測定した。

【0310】

尚、光電子分光法での測定では、真空中で、 $200^{\circ}\text{C}$ でベーキング後に測定し  
た。

【0311】

これは、大気中で暴露したことにより、吸着水や hidrocarbon の影響を避  
けるためである。

【0312】

その結果、第1の電子源基板のS/Cの組成比は0.5%、第2の電子源基板  
S/Cの組成比は5.2%であった。

【0313】

尚、不純物としては、SのみならずKやBa, Li, Ca, Pd等も検出され  
た。

(実施例2)

次に、実施例1で作製した第1及び第2の電子源基板を用いて、表示装置を構  
成した実施例を、図8と図9を用いて説明する。

【0314】

尚、第1, 第2ともフォーミング、活性化、安定化処理は行っていない。

【0315】

実施例1で作製した2種類の電子源基板71をリアプレート81上に固定した  
後、電子源基板71と3mm上方に、フェースプレート86（ガラス基板83の  
内面に蛍光膜84とメタルバック85が形成されて構成される）を、支持棒82  
を介し配置し、フェースプレート86、支持棒82、リアプレート81の接合部

にフリットガラスを塗布し、大気中で400℃で10分焼成することで封着した。

【0316】

また、リアプレート81への電子源基板71を低融点のフリットガラスを用いて接合した。

【0317】

蛍光膜84は、モノクロームの場合は蛍光体のみから成るが、本実施例では、蛍光体はストライプ形状を採用した。

【0318】

先にブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜84を作製した。

【0319】

ブラックストライプの材料として、通常良く用いられている黒鉛を主成分とする材料を用いた。

【0320】

また、ガラス基板83に蛍光体を塗布する方法は、スラリー法を用いた。

【0321】

また、蛍光膜84の内面側には通常メタルバック85が設けられる。

【0322】

メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常フィリミングと呼ばれる）を行い、その後、A1を真空蒸着することで作製した。

【0323】

フェースプレート86には、更に蛍光膜84の導伝性を高めるため、蛍光膜84の外面側に透明電極（不図示）が設けられる場合もあるが、本実施例では、メタルバックのみで十分な導伝性が得られたので省略した。

【0324】

前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行った。

【0325】

以上説明したように、図 8 の画像形成装置の筐体を作製した。

【0 3 2 6】

次に、この画像形成装置の製造工程について、図 2 0 を参照して説明する。

【0 3 2 7】

図 2 0 は、この工程に用いる装置の概要を示す模式図である。

【0 3 2 8】

画像形成装置 1 3 1 は、排気管 1 3 2 を介して真空チャンバー 1 3 3 に連結され、さらにゲートバルブ 1 3 4 を介して排気装置 1 3 5 に接続されている。

【0 3 2 9】

真空チャンバー 1 3 3 には、内部の圧力および雰囲気中の各成分の分圧を測定するために、圧力計 1 3 6、四重極質量分析器 1 3 7 等が取り付けられている。

【0 3 3 0】

画像形成装置 1 3 1 の外囲器 8 8 内部の圧力などを直接測定することは困難なので、真空チャンバー 1 3 3 内の圧力を測定し、処理条件を制御する。

【0 3 3 1】

真空チャンバー 1 3 3 には、さらに、必要なガスを真空チャンバー内に導入して雰囲気を制御するために、ガス導入ライン 1 3 8 が接続されている。

【0 3 3 2】

このガス導入ライン 1 3 8 の他端には活性化物質 1 4 0 がアンプルやボンベ等で接続されている。

【0 3 3 3】

ガス導入ラインの途中には、活性化物質を導入するレートを制御するための導入制御手段 1 3 9 が設けられている。

【0 3 3 4】

導入量の制御手段としては、スローリークバルブやマスフローコントロールが可能である。

【0 3 3 5】

図 2 0 の装置を用い外囲器 8 8 の内部を排気し、フォーミングを行う。

【0 3 3 6】



この際、例えば、図 8 に示すように、y 方向配線  $D_{oy1} - D_{oy n}$  をグラウンドに設置し、X 方向配線  $D_{ox1} - D_{ox m}$  の内の 1 つに接続された素子に電圧を加えることによって、フォーミングを行った。

## 【0337】

この際には、複数の X 方向配線に位相をずらしたパルスを印加し、順次印加することにより、複数のマルチ素子のフォーミングを行った。

## 【0338】

次に、活性化処理を行った。

## 【0339】

外囲器 88 内を、十分に排気後、有機物質をガス導入ライン 138 から導入する。この有機物質としてはベンゾニトリルを用いた。

## 【0340】

容器内に、全圧が  $1.3 \times 10^{-4}$  Pa となるように有機分子としてベンゾニトリルを導入し、フォーミングと同様な結線で、図 13 に示した波形で波高値を 16 V で活性化処理を行った。

## 【0341】

次に安定化処理を行うために、パネル全体を  $300^{\circ}\text{C}$  に加熱しながら排気し、室温まで降温して内部を  $10^{-7}$  Pa 程度の圧力とした後、不図示の排気管をガスバーナーで熱することで溶着し外囲器の封止を行った。

## 【0342】

最後に封止後の圧力を維持するために、高周波加熱法でゲッター処理を行った。

## 【0343】

以上のように完成した第 1 の電子源基板および第 2 の電子源基板のそれぞれの画像表示装置において、各電子放出素子は、容器外端子  $D_{ox1}$  ないし  $D_{ox m}$ 、 $D_{oy1}$  ないし  $D_{oy n}$  を通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ、印加することにより、電子放出させ、高圧端子 87 を通じ、メタルバック 85、あるいは透明電極（不図示）に 8 kV 以上の高圧を印加し、電子ビームを加速し、蛍光膜 84 に衝突させ、励起・発光させることで画像を表示

した。

【0344】

本実施例における画像表示装置は、第1の電子源基板においてはテレビジョンとして十分満足できる輝度（約180 fL）で良好な画像を長時間にわたって安定に表示することができた。

【0345】

一方、第2の電子源基板においては安定した画像を得ることはできなかった。

【0346】

この原因を探るために、第1および第2の電子源基板を用いた画像形成装置を分解し、不純物の組成を調べた。

【0347】

具体的には、炭素を有する膜中のS含有量を測定するために、光電子分光法にて測定を行った。

【0348】

測定装置はVG scientific社製ESCA LAB 220i-XLを用いた。

【0349】

この測定には間隙部を中心にし30  $\mu$ mの領域から観測されるSの2pピークとCの1sピークから算出しS/Cの組成比を測定した。

【0350】

尚、光電子分光法での測定では、真空中で、200℃でベーキング後に測定した。

【0351】

これは、分解して、大気中で暴露したことにより、吸着水やヒドロカーボンの影響を避けるためである。

【0352】

その結果、第1の電子源基板のS/Cの組成比は3.5 mol %であり、第2の電子源基板S/Cの組成比は6.2 mol %であった。

【0353】

尚、不純物としては、SのみならずKやBa, K, Li, Ba, Ag, B, Pt, Sr, Pb, Ca, Si, Pd, Sが観測された。

(実施例3)

本実施例では、上述の実施例2の中で説明した、Sの含有量が多かった第2の電子源基板に関して、製造工程を工夫する、具体的には、プロセス温度をできる限り下げることによって、適正に画像形成装置等に適用できるようにするための具体例を示す。

【0354】

テレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例に適用する場合について、図8を参照して説明する。

【0355】

本実施例では、S量を極力減らす工程をとりいれたもので、具体的には、プロセス温度をできる限り下げたもので、実施例2においても使用した、第2の電子源基板の作製プロセスにおいて、最大プロセス温度を480度にしたものである。

【0356】

具体的には、実施例1において第2の電子源基板作製中における焼成工程を熱処理装置により480℃で10分焼成した電子源基板を用いた。

【0357】

画像形成装置を図10に示した駆動回路を用いて、NTSC方式をテレビ信号に応じて表示を行った。

【0358】

本表示装置においては、とりわけ表面伝導型電子放出素子を電子ビーム源とするディスプレイパネルの薄形化が容易なため、表示装置の奥行きを小さくすることができる。

【0359】

それに加えて、表面伝導型電子放出素子を電子ビーム源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨

場感にあふれ迫力に富んだ画像を視認性良く表示する事が可能である。

【0360】

本実施例における表示装置は、NTSC方式のテレビ信号に応じたテレビ画像を、良好に、かつ長時間安定して表示することができた。

【0361】

次に、再度分解して不純物濃度を測定した。

【0362】

測定は実施例2と同様であり、S/C量は5.0mol%以内に抑えることができ、他の不純物も実施例2と同様であった。

(予備検討)

いままで、Sを中心に悪影響を説明してきたが、実際観測される不純物はSのみならずKやBa, Na, Li, Ba, Ag, B, Pt, Sr, Pb, Ca, Si, Pd, S等も検出される。

【0363】

このために、複数の不純物による相乗効果をさげるためにSのみが与える影響を見た。

【0364】

本検討にかかわる基本的な電子放出素子の構成は、上述した、図1(a), (b)の平面図及び断面図と同様である。

【0365】

本検討にかかわる表面伝導型電子放出素子の製造方法は、基本的には図3と同様である。

【0366】

以下、図1、図3を用いて、本検討に関わる素子の基本的な構成及び製造方法を説明する。

【0367】

以下、順をおって製造方法について、図1及び図3に基づいて説明する。

(工程-a)

最初に、清浄化した石英基板1上に、素子電極2, 3と所望の素子電極間ギャ

ップLとなるべきパターンをホトレジスト (RD-2000N-41 日立化成社製) で形成し、真空蒸着法により、厚さ5 nmのTi、厚さ30 nmのPtを順次堆積した。

## 【0368】

ホトレジストパターンを有機溶剤で溶解し、Pt/Ti堆積膜をリフトオフし、素子電極間隔Lは80  $\mu$ mとし、素子電極の幅Wが300  $\mu$ mを有する素子電極2, 3を形成した (図3 (a))。

## 【0369】

ここで、石英基板を用いたのは、他の不純物の影響をさけるためである。

## (工程-b)

膜厚100 nmのCr膜を真空蒸着により堆積し、後述の導電性膜の形状に対応する開口を有するようにパターンニングし、その上に有機パラジウム化合物溶液 (ccp4230 奥野製薬 (株) 製) をスピナーにより回転塗布し、350  $^{\circ}$ Cで12分間の加熱焼成処理をした。

## 【0370】

また、こうして形成された主元素としてPdよりなる微粒子からなる導電性膜4の膜厚は10 nm、シート抵抗Rsは $2 \times 10^4 \Omega / \square$ であった。

## 【0371】

なお、ここで述べる微粒子膜とは、前述したように、複数の微粒子が集合した膜である。

## (工程-c)

Cr膜および焼成後の導電性膜4を酸エッチャントによりエッチングして、所望のパターンを形成した (図3 (b))。

## 【0372】

以上の工程により基板1上に、素子電極2, 3、導電性膜4を形成した。

## (工程-d)

次に、上述した図4に示した測定評価装置に設置し、真空ポンプにて排気し、 $2.7 \times 10^{-4}$  Paの真空度に達した後、素子に素子電圧Vfを印加するための電源41より、素子の素子電極2, 3間に電圧を印加し、フォーミング処理を行

い、導電性膜の一部に間隙 6 を形成した (図 3 (c))。

【0373】

なお、フォーミング処理の電圧波形は、図 5 (b) に示したものである。

【0374】

図 5 (b) 中、T1 及び T2 は電圧波形のパルス幅とパルス間隔であり、本検討では T1 を 1 msec.、T2 を 10 msec とし、矩形波の波高値は 0.1 V ステップで昇圧し、フォーミング処理を行った。

【0375】

また、フォーミング処理中は、同時に、0.1 V の電圧で、フォーミング用パルスの間に抵抗測定パルスを挿入し、抵抗を測定した。

【0376】

尚、フォーミング処理の終了は、抵抗測定パルスでの測定値が、約 1 MΩ 以上になった時とし、同時に、素子への電圧の印加を終了した。

(工程-e)

続いて、活性化工程を行うために、予めベンゾニトリルをアンプルに封じたものを、スローリークバルブを通して真空装置内に導入し、 $1.3 \times 10^{-4}$  Pa を維持した。

【0377】

次にフォーミング処理した素子に、素子電極 2, 3 を介して、図 13 に示した波形で最大電圧値を 15 V で印加し活性化処理をした。

【0378】

約 60 分で If 値がほぼ飽和したため、通電を停止し、スローリークバルブを閉め、活性化処理を終了し、導電性膜の一部に形成した第 1 の間隙 6 内の基板上及びその近傍の導電性膜上に炭素を有する膜を形成した。

【0379】

尚、炭素を有する膜 10 は、第 1 の間隙 6 内に配された、第 1 の間隙 6 より幅の狭い第 2 の間隙 7 を境に対向して配置された (図 3 (d))。

(工程-f)

S を積極的に入れるために、上述の工程-e とは別に、以下に記載した点を除

いて同様の活性化処理を行った。

【0380】

ここで、異なるのは、ベンゾニトリルにチオフェンを混合させて、Sを不純物として積極的に堆積するように活性化処理を行ったもので、比較のために、上記混合比を変えて、種々のサンプルを作製し、その後、真空中で200度でベーキングを行った。このように比較のために、ベンゾニトリルのみで活性化したものと、上記のように混合比を変えて、Sの含有量を変えたサンプルを作製した。

【0381】

その後、炭素を有する膜中のS含有量を測定するために、光電子分光法にて測定を行った。

【0382】

測定装置はVG scientific 社製ESCA LAB 220i-XLを用いた。

【0383】

この測定には間隙部を中心にして50 $\mu$ mの領域から観測されるSの2pピークとCの1sピークから算出して、S/Cの組成比を測定した。

【0384】

その結果を表1に示す。

【0385】

尚、光電子分光法での測定では、真空中で、200℃ベーキング後測定した。

【0386】

これは、大気中で暴露したことにより、吸着水やハイドロカーボンの影響を避けるためである。

【0387】

【表1】

サンプル	A	B	C	D
S/C (mol %)	0.1	3.2	4.7	6.6

以上のようにして作製した種々のS/C比を有する電子放出素子の電子放出特

性を評価した。

【0 3 8 8】

まず、各電子放出素子を、図 4 に示した真空装置に再度入れ、安定化処理を行った。

【0 3 8 9】

この時、250℃で10時間ベーキングを施し、安定化工程終了とした。

【0 3 9 0】

電子放出特性の測定は、アノード電極 4 4 と電子放出素子間の距離 H を 4 mm、アノード電極 4 4 の電位を 1 kV、真空装置内の真空度を  $2.7 \times 10^{-8}$  Pa とし、素子の電極 2 及び 3 の間に素子電圧を 15 V 印加して行った。

【0 3 9 1】

この時の各電子放出素子の放出電流の安定性および経時変化を測定した。

【0 3 9 2】

この時の結果を表 2 に示す。

【0 3 9 3】

【表 2】

サンプル	A	B	C	D
電子放出特性	◎	○	○	×

表 2 に示されるように、活性化処理によって堆積した炭素を有する膜中に S 量が 5 mol % を超えると特性が悪いことが判る。

【0 3 9 4】

以上のことから、S 含有量が増えると、素子電流が不安定になり徐々に劣化する傾向にあることが分かった。

【0 3 9 5】

しかしながら、S の許容範囲としては、S/C 比が 5 mol % 以下であれば許容できる範囲であることが明らかになった。

【0 3 9 6】

【発明の効果】



以上説明したように、本発明の電子放出素子は、炭素を有する膜内の、炭素成分に対する硫黄の成分が5m o 1%以下であるようにしたことで、安定した電子放出電流を長時間にわたり取り出すことが可能となり、良好な電子放出特性を得ることができた。

【0397】

ひいては、電子放出特性として許容できうる範囲を明確にすることにより、プロセス設計や母材の選択等の設計指針を明確にすることができるようになった。

【0398】

また、そのように電子放出特性に優れた電子放出素子を電子源や画像形成装置に適用することで、品質性に優れる。

【0399】

特に、特に発光体（例えば蛍光体）を用いた画像形成装置（画像表示装置）では、輝度が高く、長時間安定で高品位な画像表示を実現できた。

【図面の簡単な説明】

【図1】

本発明の実施の形態等に係る基本的な表面伝導型電子放出素子の一構成例を示す模式図である。

【図2】

本発明の実施の形態等に係る基本的な表面伝導型電子放出素子の別の構成例を示す模式図である。

【図3】

本発明の実施の形態等に係る電子放出素子の製造方法を説明するための図である。

【図4】

本発明の実施の形態等に係る電子放出素子の製造に用いることのできる測定評価装置の一例を示す概略構成図である。

【図5】

本発明の実施の形態等に係る電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図 6】

本発明の実施の形態等に係る電子放出素子の放出電流  $I_e$ 、素子電流  $I_f$  と素子電圧  $V_f$  との関係を示す図である。

【図 7】

本発明の実施の形態等に係る単純マトリクス配置の電子源の一例を示す模式図である。

【図 8】

本発明の実施の形態等に係る画像形成装置の表示パネルの一例を示す模式図である。

【図 9】

蛍光膜の一例を示す模式図である。

【図 10】

本発明の実施の形態等に係る画像形成装置に、NTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【図 11】

本発明の実施の形態等に係るはしご型配置の電子源の一例を示す模式図である。

【図 12】

本発明の実施の形態等に係る画像形成装置の表示パネルの別の例を示す模式図である。

【図 13】

本発明の実施の形態等に係る電子放出素子の製造に際して採用できる活性化処理における電圧波形の一例を示す模式図である。

【図 14】

本発明の実施例に係るマトリクス配線した電子源の一部を示す模式図である。

【図 15】

図 14 の A-A' 断面模式図である。

【図 16】

本発明の実施例に係るマトリクス配線した電子源の製造工程を示す図である。

【図 17】

本発明の実施例に係るマトリクス配線した電子源の製造工程を示す図である。

【図 18】

第 2 の製造プロセスによる電子源基板の模式図である。

【図 19】

第 2 の電子源基板の製造工程を示す図である。

【図 20】

画像形成装置の製造方法を示す模式図である。

【図 21】

従来技術に係る表面伝導型電子放出素子の模式図である。

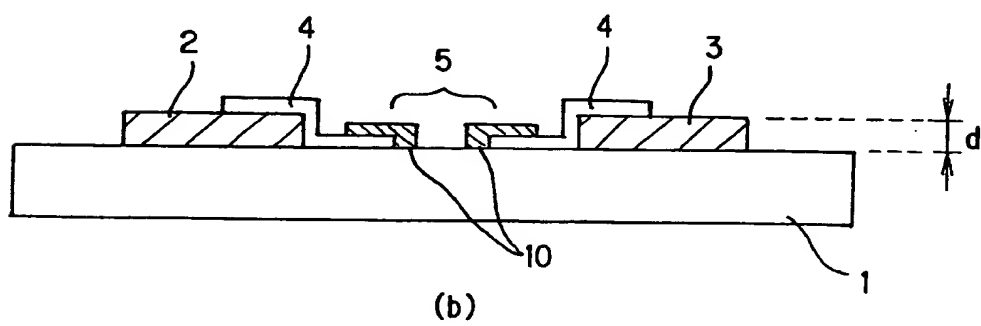
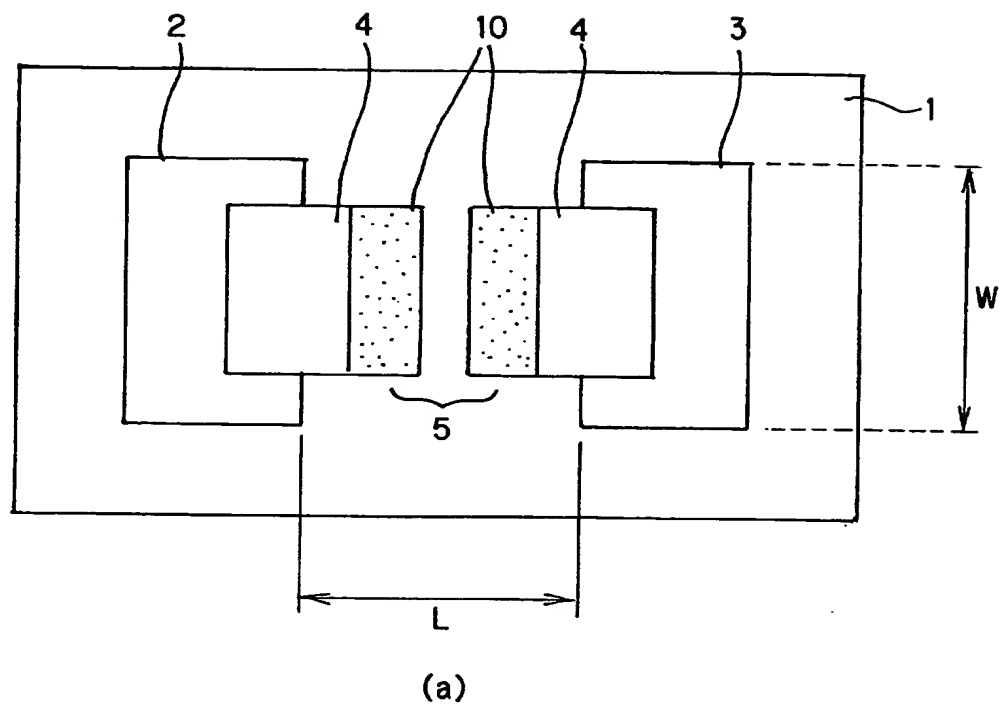
【符号の説明】

- 1 基板
- 2, 3 素子電極
- 4 導電性膜
- 5 電子放出部
- 10 炭素を有する膜
- 21 段差形成部
- 40 (素子電流  $I_f$  を測定するための) 電流計
- 41 (電子放出素子に素子電圧  $V_f$  を印加するための) 電源
- 42 (電子放出部 5 より放出される放出電流  $I_e$  を測定するための) 電流計
- 43 (アノード電極 44 に電圧を印加するための) 高圧電源
- 44 アノード電極
- 71 電子源基板
- 72 X 方向配線
- 73 Y 方向配線
- 74 表面伝導型電子放出素子
- 75 結線
- 81 リアプレート
- 82 支持枠

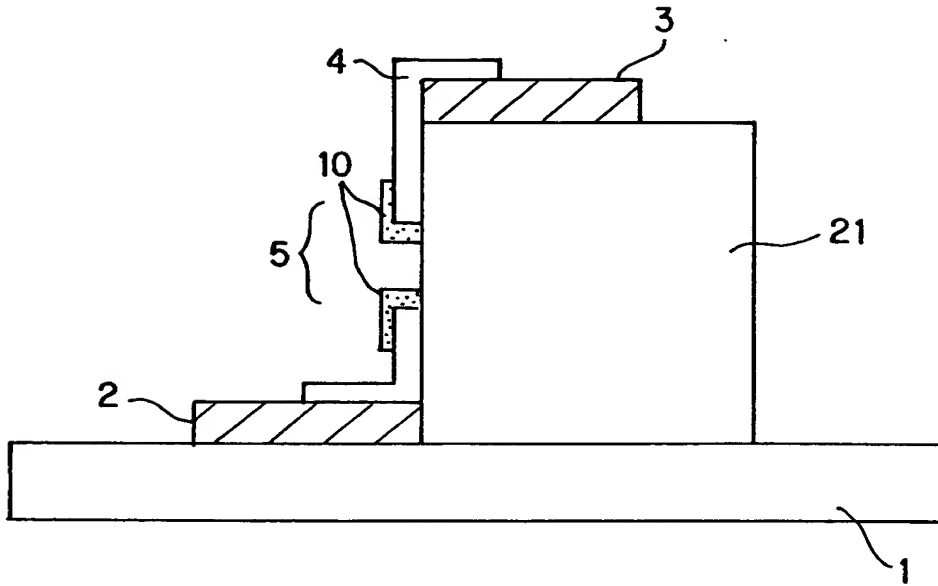
- 83 ガラス基板
- 84 蛍光膜
- 85 メタルバック
- 86 フェースプレート
- 87 高圧端子
- 88 外囲器
- 91 黒色導電材
- 92 蛍光体
- 101 表示パネル
- 102 走査回路
- 103 タイミング制御回路
- 104 シフトレジスタ
- 105 ラインメモリ
- 106 同期信号分離回路
- 107 変調信号発生器
- V<sub>x</sub>, V<sub>a</sub> 直流電圧源
- 110 電子源基板
- 111 表面伝導型電子放出素子
- 112 (電子放出素子を配線するための) 共通配線
- 120 グリッド電極
- 121 (電子が通過するための) 開口
- 151 層間絶縁層
- 152 コンタクトホール
- 191 素子電極
- 192 下配線
- 193 層間絶縁層
- 194 上配線

【書類名】 図面

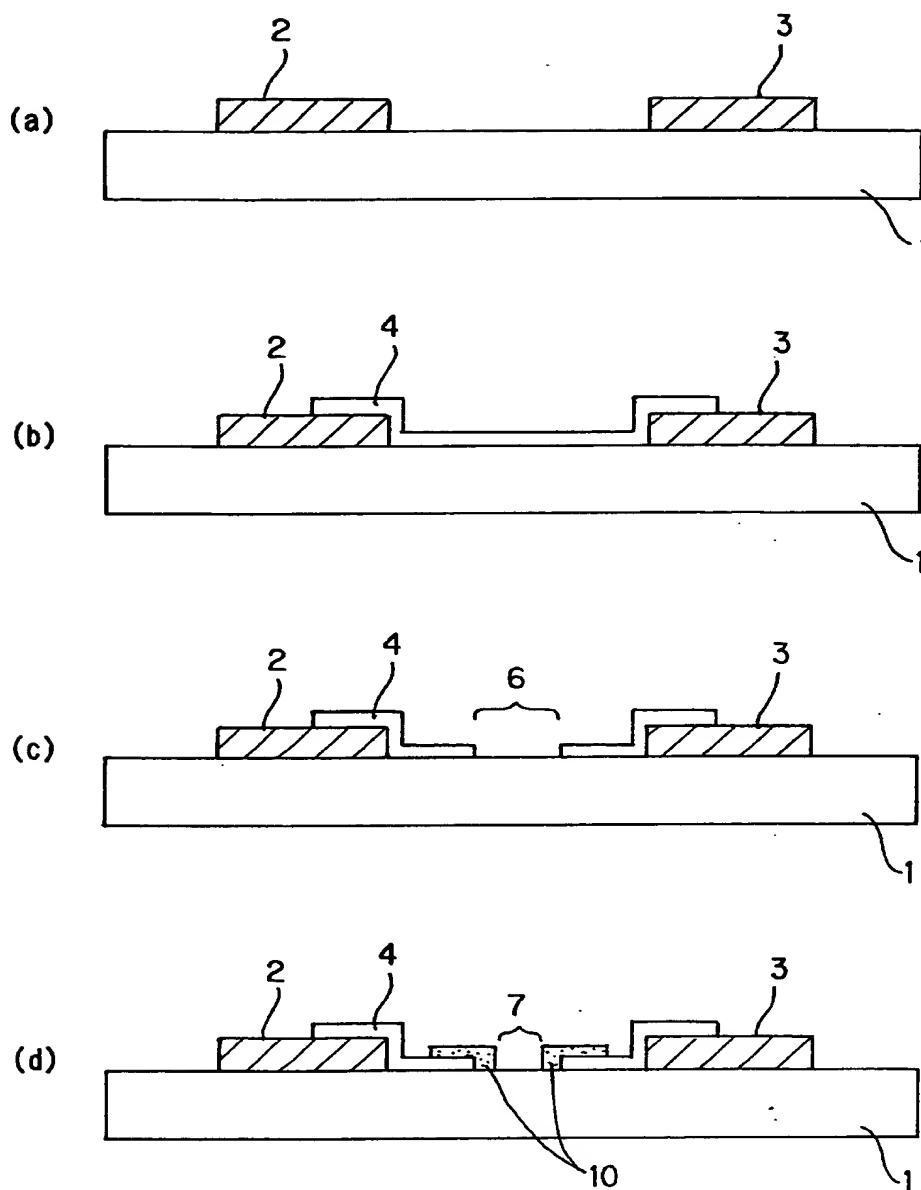
【図1】



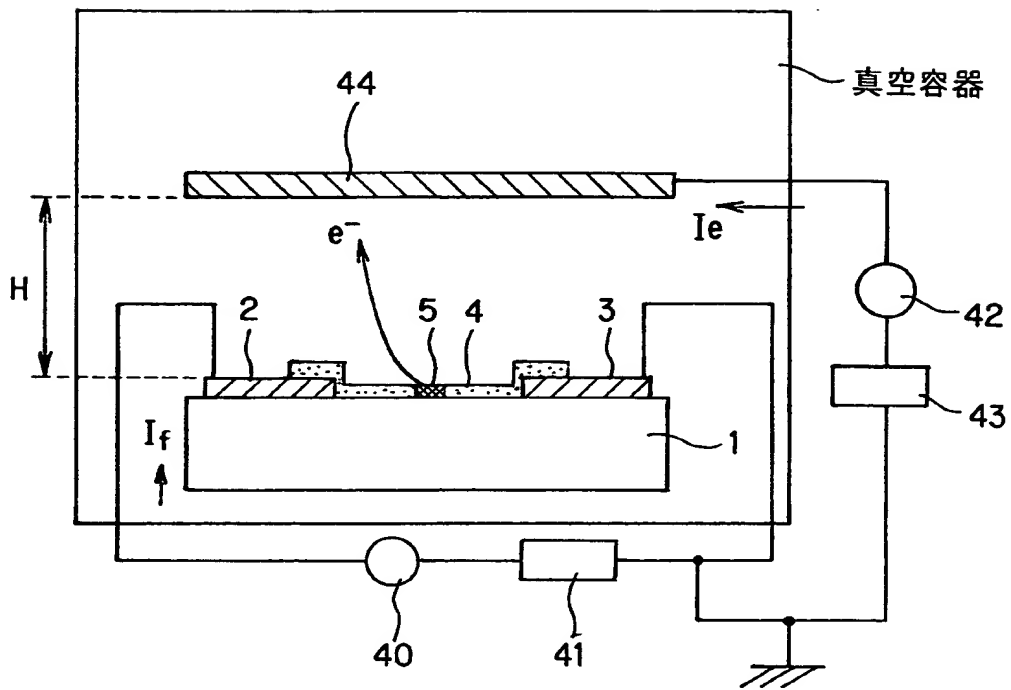
【図 2】



【図 3】



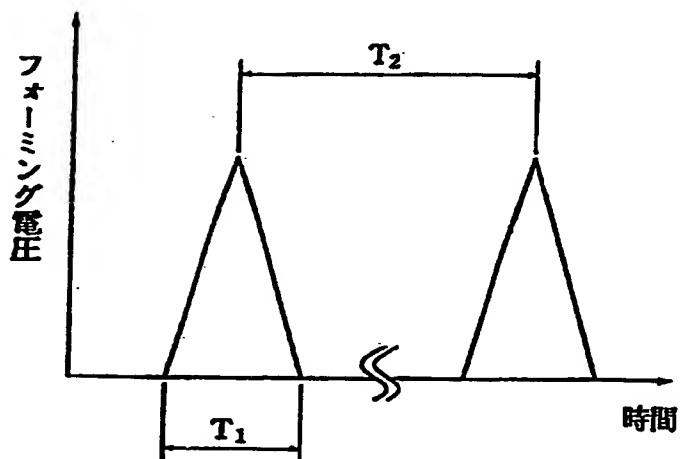
【図 4】





【図 5】

(a)



(b)

